



COPY OF PAPERS
ORIGINALLY FILED

GP-2878
Priority
K.J.
PATENT 6/20/02
81754.0040

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Yoshiro IWASA

Serial No: 09/654,550

Filed: September 1, 2000

For: SEMICONDUCTOR DEVICE

Art Unit: 2878

Examiner: Luu, Thanh X.

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to:

Assistant Commissioner for Patents
Washington D.C. 20231, on

May 17, 2002

Date of Deposit

Shirdele Ferguson

Name

May 17, 2002

Signature

Date

TRANSMITTAL OF PRIORITY DOCUMENTS

Assistant Commissioner for Patents
Washington, D.C. 20231

Dear Sir:

Enclosed herewith is a certified copy of Japanese patent application No. 11-252252 which was filed September 6, 1999, and Japanese patent application No. 2000-243735 which was filed August 11, 2000, from which priority is claimed under 35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: May 17, 2002

By: Brian D. Martin

Brian D. Martin

Registration No. 47,771

Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900
Los Angeles, California 90071
Telephone: 213-337-6700
Facsimile: 213-337-6701

RECEIVED
JUN - 7 2002
TC 2800 MAIL ROOM



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 8月11日

出 願 番 号

Application Number:

特願2000-243735

[ST.10/C]:

[JP2000-243735]

出 願 人

Applicant(s):

セイコーエプソン株式会社

TC 2800 MAIL ROOM

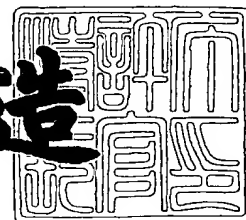
JUN - 7 2002

RECEIVED

2002年 4月23日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3030361

【書類名】 特許願
 【整理番号】 J0080240
 【提出日】 平成12年 8月11日
 【あて先】 特許庁長官殿
 【国際特許分類】 H01L 27/14
 【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 岩佐 伊郎

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代表者】 安川 英昭

【代理人】

【識別番号】 1000

【弁理士】

【氏名又は名称】 森 哲也

【選任した代理人】

【識別番号】 100075579

【弁理士】

【氏名又は名称】 内藤 嘉昭

【選任した代理人】

【識別番号】 100103850

【弁理士】

【氏名又は名称】 崔 秀▲てつ▼

【先の出願に基づく優先権主張】

【出願番号】 平成11年特許願第252252号

【出願日】 平成11年 9月 6日

【手数料の表示】

【予納台帳番号】 001638

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 半導体チップに形成された、光信号を受ける光源受動素子と

前記光源受動素子に接続され、前記半導体チップ内に光信号を伝送するための光信号伝送手段と、

を具備することを特徴とする半導体装置。

【請求項 2】 前記光信号伝送手段が、光ファイバーであることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 前記半導体チップ及び前記光ファイバーの一部を封止するパッケージをさらに含むことを特徴とする請求項 2 記載の半導体装置。

【請求項 4】 前記半導体チップが実装基板上に実装されていることを特徴とする請求項 1 乃至 3 の何れかに記載の半導体装置。

【請求項 5】 実装基板内に配置された、光信号を伝送するための光信号伝送手段と、

前記実装基板上に実装された複数の半導体チップと、

当該半導体チップに形成され、前記光信号伝送手段に接続された光信号を受ける光源受動素子と、

を具備し、

前記複数の半導体チップの相互間における信号の受け渡しを前記光信号伝送手段により行うことを特徴とする半導体装置。

【請求項 6】 半導体チップに形成された、光信号を受ける光源受動素子と

当該光源受動素子に接続され、前記半導体チップ内に演算処理装置からの信号を光信号で伝送するための光信号伝送手段と、

を具備することを特徴とする半導体装置。

【請求項 7】 前記信号はクロック信号であることを特徴とする請求項 6 記載の半導体装置。

【請求項 8】 前記光信号伝送手段は、前記半導体チップが実装された実装基板内に設けられていることを特徴とする請求項 6 又は 7 記載の半導体装置。

【請求項 9】 前記光信号伝送手段は、前記実装基板に形成された発光素子面であることを特徴とする請求項 6 乃至 8 の何れかに記載の半導体装置。

【請求項 10】 前記光信号伝送手段は、格子状に形成されて前記実装基板に配設されていることを特徴とする請求項 6 乃至 8 の何れかに記載の半導体装置。

【請求項 11】 前記光源受動素子は前記半導体チップの前記実装基板と対向する側に凸状に形成され、前記光源受動素子を前記光信号伝送手段に差し込むことにより前記光源受動素子と前記光信号伝送手段とを接続するようになっていることを特徴とする請求項 8 乃至 10 の何れかに記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置に関わり、特に、信号を高速且つ正確に伝送することが可能な半導体装置に関する。

【0002】

【従来の技術】

以下、従来の半導体装置について説明する。

従来、製品システム基板上には導線等をプリントした配線パターンが形成されている。システム基板には複数の半導体チップが実装されており、これら半導体チップには電気信号を受け渡す電極パッドが形成されている。前記電極パッドはボンディングワイヤによりリードフレームと電氣的に接続されている。そして、前記半導体チップ、ボンディングワイヤ及びリードフレームの一端は、モールド樹脂により封止されている。一方リードフレームの他端は、前記配線パターンに半田付け又は圧着により接続されている。そして、半導体チップの相互間における信号の受け渡し（入出力）は、配線パターン及びリードフレームを介して電気信号により行われている。

【0003】

【発明が解決しようとする課題】

ところで、上記従来の半導体装置では、電気信号のON、OFFによりデジタル信号を生成し、信号の受け渡しを行っている。

このため、高周波、高速動作又は低電圧化（2 V）によってノイズの影響を受け易いという問題がある。また、電圧の変動等により誤動作が発生する可能性もある。

【0 0 0 4】

また、上記従来の半導体装置では、モールド樹脂（半導体パッケージ）から突出しているリード部とシステム基板上の配線パターンとを半田付け又は圧着により接合し、半導体チップに入出力する信号としては配線パターンによって伝送する電気信号を用いている。

このため、配線パターン等の伝送素子の物性（銅等の物性）に多大な影響を受け、信号本来の特性を維持し続けることが難しいという問題がある。つまり、隣接する配線の線間容量等の物性の影響で伝搬信号がなまったり、振幅が不安定となったり、また、次段の装置が誤動作する等といった弊害が生じることがある。

【0 0 0 5】

特に、半導体装置に入出力するクロック信号等に関しては、この影響を考慮して回路を設計しなければならない。また、隣接する信号間の電氣的な影響を無視することができないので、誤動作防止回路や信号の制御を行う必要もある。また、半導体パッケージから突出しているリードは、その長さや位置の自由度が少ないため、システム基板上の限られた場所にしか接続することができない。

【0 0 0 6】

本発明は上記のような事情を考慮してなされたものであり、その目的は、信号を高速且つ正確に伝送することが可能な半導体装置を提供することにある。

【0 0 0 7】

【課題を解決するための手段】

上記課題を解決するために、本発明に係る半導体装置は、半導体チップに形成された、光信号を受ける光源受動素子と、前記光源受動素子に接続され、前記半導体チップ内に光信号を伝送するための光信号伝送手段と、を具備することを特

徴とする。

【0008】

この半導体装置では、半導体チップに光源受動素子を介して光信号伝送手段を接続し、半導体チップ内に入力する信号として光信号を用いている。光信号は電気信号と比較して振幅の減衰が少なく、伝送速度も高速なため、正確な信号伝送が可能となり、信号を高速且つ正確に伝送することが可能となる。

また、前記光信号伝送手段が、例えばガラスファイバーのような光ファイバーであることが好ましい。

【0009】

また、前記半導体チップ及び前記光ファイバーの一部を封止するパッケージをさらに含むことが好ましい。

また、前記半導体チップが実装基板上に実装されていることが好ましい。

また、本発明に係る半導体装置は、実装基板内に配置された、光信号を伝送するための光信号伝送手段と、前記実装基板上に実装された複数の半導体チップと、当該半導体チップに形成され、前記光信号伝送手段に接続された光信号を受け光源受動素子と、を具備し、前記複数の半導体チップの相互間における信号の受け渡しを前記光信号伝送手段により行うことを特徴とする。

【0010】

さらに、本発明に係る半導体装置は、半導体チップに形成された、光信号を受ける光源受動素子と、当該光源受動素子に接続され、前記半導体チップ内に演算処理装置からの信号を光信号で伝送するための光信号伝送手段と、を具備することを特徴とする。

この半導体装置では、半導体チップに光源受動素子を介して光信号伝送手段を接続し、演算処理装置から半導体チップ内に入力する信号として光信号を用いている。光信号は電気信号と比較して振幅の減衰が少なく、伝送速度も高速なため、正確な信号伝送が可能となり、信号を高速且つ正確に伝送することが可能となる。

【0011】

特に、前記演算処理装置から半導体チップ内に入力する信号としてクロック信

号を適用すれば、高精度なクロック信号を半導体チップに伝送することが可能となり好適である。

また、前記光信号伝送手段を、前記半導体チップが実装された実装基板に埋め込む等、実装基板内に設けるようにしてもよい。

【 0 0 1 2 】

また、前記実装基板上或いは実装基板内に発光素子面を構成し、これを前記光信号伝送手段として用いるようにしてもよい。つまり、例えば実装基板上に発光素子面を形成し、入力される光信号に応じて実装基板面全体を発光させるようにしてもよい。このようにすることによって、実装基板上における半導体チップの実装位置を考慮することなく光信号伝送手段を配設することが可能となる。

【 0 0 1 3 】

また、実装基板全体に発光素子面を形成するのではなく、前記光信号伝送手段を、格子状に形成しこれを前記実装基板に配設するようにしてもよい。

また、このとき、前記光源受動素子を前記半導体チップの前記実装基板と対向する側に凸状に形成し、前記光源受動素子を、面状或いは格子状に配設された前記光信号伝送手段に差し込むことにより前記光源受動素子と前記光信号伝送手段とを接続するようにしてもよい。このようにすることによって、光源受動素子と光信号伝送手段とを容易確実に接続することが可能となる。

【 0 0 1 4 】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態について説明する。

図 1 は、本発明の第 1 の実施の形態による半導体装置の一部を示す断面図である。

この半導体装置は半導体チップ 1 1 を有している。半導体チップ 1 1 には、レーザー（赤外線）等による光信号を受ける光源受動素子（図示せず）が形成されている。光源受動素子には、光信号伝送手段として例えば指向性素子であるガラスファイバー 1 5 の一端が光透過性の接着剤によって接続されている。光信号伝送手段は、半導体チップ 1 1 内に光信号を伝送するためのものであり。半導体チップ 1 1、光源受動素子及びガラスファイバー 1 5 の一端は、モールド樹脂 1 3

により封止されている。

【0015】

上記半導体装置においては、ガラスファイバー15から光信号が光源受動素子を介して半導体チップ11内に導入される。即ち、この光信号は、光源受動素子によって受け渡され、半導体チップ11内に導入される。

上記第1の実施の形態によれば、半導体チップ11に光源受動素子を介してガラスファイバー15を接続し、半導体チップ11内に入力する信号としてレーザー光等の光信号を用いている。光信号は電気信号と比較して振幅の減衰が少なく、伝送速度も高速なため、正確な信号伝送が可能となり、光信号伝送手段であるガラスファイバー15の物性（伝達物性）の影響をほとんど受ける事なく、信号を高速且つ正確に伝送することが可能となる。

【0016】

また、光信号を用いることにより、電気信号に比べてノイズの影響を受け難く、電圧の変動等による誤動作も発生し難い。また、光信号の場合、伝送素子であるガラスファイバー15の物性に影響を受けることがなく、信号本来の特性を維持し続ける事が容易である。

また、光信号では、隣接するガラスファイバー間の物性の影響で伝送する光信号がなまることがなく、振幅が不安定となることもない。

【0017】

なお、上記第1の実施の形態では、ガラスファイバー15の一端と光源受動素子とを光透過性の接着剤によって接続しているが、ガラスファイバーの一端と光源受動素子とをモールドによる圧着によって接続することも可能である。

図2は、本発明の第2の実施の形態による半導体装置の一部を示す平面図であり、図1に示す半導体チップ11が実装基板であるシステム基板に実装されている様子を示す平面図である。

【0018】

半導体チップ11の表面には、複数の電極パッド23が形成されており、電極パッド23の一部は、ボンディングワイヤ25によりリード26～30に電氣的に接続されている。また、電極パッド23の一部は、光信号伝送手段としてのガ

ラスファイバー15の一端に光源受動素子（図示せず）を介して接続されている。半導体チップ13、ボンディングワイヤ25、リードの一部及びガラスファイバー15の一端はモールド樹脂13により封止されている。

【0019】

また、システム基板21上には、導線等がプリントされた配線パターン36～39が形成されている。また、システム基板21上には、半導体パッケージ13が実装されている。この半導体パッケージ13から突出しているリード26～30は半田付け又は圧着により配線パターン36～39に接続されている。

上記半導体装置においては、ガラスファイバー15から光信号が入力され、半導体チップ11内で光信号が電気信号に変化されるようになっている。例えば、光信号が変換された電気信号を供給する信号ラインに、光信号ONで電源からV_{DD}電位が供給され、光信号OFFでGNDから接地電位が供給されるように構成することも可能である。

【0020】

上記第2の実施の形態においても第1の実施の形態と同様の効果を得ることができる。

また、この第2の実施の形態では、半導体チップ11にガラスファイバー15を接続する構成を用いているため、リード部に比べて配置の自由度を大きくすることができる。つまり、半導体パッケージ13から突出しているリードは、その長さや位置が決まっており、システム基板21上の限られた場所の配線パターンにしか接続できない。また、システム基板21においては、配線パターン36、37の相互の間隔Lが一定以上必要である。このため、リード及び配線パターンのみを用いるのでは、回路構成が制限される。しかしながら、半導体チップ11に信号を供給する手段としてさらにガラスファイバー15を用いると、回路構成の自由度を上げることができる。

【0021】

また、リード（ピン）の相互の間隔も一定以上必要であるため、ピン数を無制限に増やすことはできないので回路構成が制限される。しかしながら、半導体チップ11に信号を供給する手段としてさらにガラスファイバー15を用いると、

回路構成の自由度を上げることができる。

なお、上記第2の実施の形態では、1本のガラスファイバー15を半導体チップ11に接続しているが、複数のガラスファイバーを半導体チップに接続することも可能であり、ガラスファイバーはどこに設置してもよい。

【0022】

図3は、本発明の第3の実施の形態による半導体装置を模式的に示す平面図である。

システム基板41内には、光信号を伝送する手段として例えば指向性素子であるガラスファイバー45～47が配置されている。システム基板41上には複数の半導体チップ42、43が実装されている。半導体チップ42、43には、レーザー（赤外線）等による光信号を受ける光源受動素子及び光信号を発光する発光素子51～56が形成されている。

【0023】

半導体チップの相互間42、43は、光源受動素子及び発光素子51～56を介してガラスファイバー45～47によって接続されている。ガラスファイバーは導線等の配線と同様に使用するものである。

すなわち、ガラスファイバー47の一端は光源受動素子51を介して半導体チップ42に接続され、ガラスファイバー47の他端は発光素子52を介して半導体チップ43に接続され、半導体チップ43から光源半導体チップ42に信号が出力されるようになっている。また、ガラスファイバー46の一端は光源受動素子53を介して半導体チップ42に接続され、ガラスファイバー46の他端は発光素子54を介して半導体チップ43に接続されている。ガラスファイバー45の一端は発光素子55を介して半導体チップ42に接続され、ガラスファイバー45の他端は光源受動素子56を介して半導体チップ43に接続され、半導体チップ42から半導体チップ43に信号が出力されるようになっている。

【0024】

上記半導体装置においては、半導体チップ42、43の相互間をガラスファイバー45～47及び光源受動素子51～56を介して光信号が伝送される。つまり、光信号は、光源受動素子51～56によって受け渡され、半導体チップ42

、43内に導入される。

したがって、この第3の実施の形態においても上記第1の実施の形態と同様の効果を得ることができる。

【0025】

特に、演算処理装置と記憶装置等との間で、クロック信号を伝送する場合等には、クロック信号の位相ずれが生じることがないから好適である。

また、この第3の実施の形態では、システム基板41内に予め半導体製品の接続配線材としてガラスファイバー45～47等の指向性物質で配線を行うため、従来の半導体装置のようなリード部分が不要となる。したがって、システム基板上において半田接合部分が不要となり、半田不良による装置の誤動作を防ぐことができる。

【0026】

図4は、本発明の第4の実施の形態による半導体装置を示す。

この第4の実施の形態においては、システム基板61は例えばフィルム基板で構成されている。そして、このシステム基板61内には、光信号伝送手段としてのガラスファイバー62が格子状に接続されて埋め込まれており、ガラスファイバー62の何れかの場所において信号を発生させると、その信号がガラスファイバー62全域に伝達可能に構成されている。このシステム基板61は、例えば、システム基板61を形成する際にガラスファイバー62を埋め込むことにより形成するようになっている。

【0027】

そして、このシステム基板61に実装される演算処理装置63には、クロック信号を送信するための発光素子67が形成され、演算処理装置63からのクロック信号を受信する記憶装置64、65等の半導体チップには、レーザー（赤外線）等による光信号を受光する光源受動素子68、69が形成されている。また、上述のようにしてガラスファイバー62が形成されたシステム基板61上の、半導体チップ63～65の実装位置に、その光源受動素子又は発光素子67～69とガラスファイバー62とが対向するようにコンタクトホール61aが形成されている。そして、前記コンタクトホール61aに光源受動素子及び発光素子67

～69を差し込み、図5に示すように、ガラスファイバー62に光源受動素子及び発光素子67～69を圧着させることによって、光源受動素子及び発光素子67～69とガラスファイバー62とを接続するようになっている。

【0028】

これによって、半導体チップ63～65は、光源受動素子及び発光素子67～69を介してガラスファイバー62に接続される。そして、演算処理装置である半導体チップ63からのクロック信号は、その発光素子67を介してガラスファイバー62に伝達され、半導体チップ64、65では、ガラスファイバー62からの信号をその光源受動素子68、69で受けるから、クロック信号はガラスファイバー62から記憶装置64、65に取り込まれることになる。

【0029】

なお、クロック信号以外の信号は、例えばシステム基板61上に配線パターンを形成し、この配線パターンを介して伝送するようにすればよい。

したがって、この場合も上記各実施の形態と同様の効果を得ることができる。また、この半導体装置においては、システム基板61に格子状にガラスファイバー62を形成しているから、システム基板61を作成するときに、半導体チップの配置位置等を考慮してガラスファイバー62を埋め込む必要はなく、システム基板61を容易に作成することができる。

【0030】

また、システム基板61はフィルム基板で形成されているから、ある程度折り曲げることも可能であり、且つ低コスト化を期待することができる。

なお、上記第4の実施の形態においては、ガラスファイバー62をシステム基板61の全域にわたって形成するようにした場合について説明したが、これに限るものではなく、例えばシステム基板61の半導体チップの実装位置を含む領域等、一部分にのみ形成するようにしてもよい。

【0031】

また、格子の間隔を小さくするほど、半導体チップを実装する際にガラスファイバー62の位置を考慮しなくてもよいが、実装する半導体チップの設置間隔に応じて格子間隔を決定するようにしてもよい。

図6は、本発明の第5の実施の形態による半導体装置を示す。

この第5の実施の形態は、上記第4の実施の形態においてシステム基板61に代えてシステム基板71を用いるようになっている。

【0032】

この第5の実施の形態におけるシステム基板71はフィルム基板で構成され、このシステム基板71上には、例えば発光ダイオード等の発光素子で構成される発光面72が形成されている。この発光面72には、発光面72への外部からの光の進入を防止するための光阻止膜が形成されている。

なお、この発光面72は、前記システム基板71内に形成してもよく、また、システム基板71を発光素子で形成し、システム基板71を発光面72として用いるようにしてもよい。

【0033】

そして、システム基板71上の前記半導体チップ63～65の実装位置には、その光源受動素子又は発光素子67～69と対向する位置にコンタクトホール71aが形成されている。このコンタクトホール71aに光源受動素子及び発光素子67～69を差し込み、発光面72に光源受動素子及び発光素子67～69を圧着させることによって、光源受動素子及び発光素子67～69と発光面72とを接続する。

【0034】

これによって、半導体チップ63～65は、光源受動素子及び発光素子67～69を介して発光面72に接続される。そして、演算処理装置である半導体チップ63からのクロック信号は、その発光素子67を介して発光面72に伝達され、発光面72からの信号を半導体チップ64、65の光源受動素子68、69で受けるから、クロック信号は発光面72から記憶装置64、65に取り込まれることになる。

【0035】

なお、クロック信号以外の信号は、システム基板71上、或いはシステム基板71の上に発光面72が形成されているならば発光面72上に配線パターンを形成し、この配線パターンを介して伝送するようにすればよい。

したがって、この場合も上記第４の実施の形態と同様の効果を得ることができる。また、この半導体装置においては、システム基板７１全域に発光面７２が形成されているから、システム基板７１に半導体チップを実装する場合であっても、ガラスファイバーを配設した場合のようにその配設位置を考慮する必要はない。

【００３６】

なお、上記第５の実施の形態においては、発光面７２をシステム基板７１の全域にわたって形成するようにした場合について説明したが、これに限るものではなく、例えばシステム基板７１の半導体チップの実装位置を含む領域等、一部分にのみ形成するようにしてもよい。

また、例えば発光面７２を複数積層し、各層毎に信号を割り当てて、クロック信号だけでなく、例えばイネーブル信号等といった他の信号をも伝送するようにしてもよい。この場合には、例えば発光面間にも光阻止膜を形成し、外部からの光信号だけでなく、他の発光面における光信号が進入しないようにすればよい。また、各光源受動素子及び発光素子を、それぞれ対応する発光面にのみ信号を伝達し、また対応する発光面のみから信号を受けるようにし、対応しない発光面に対しては光信号を伝達せず、また光信号を受けないように形成すればよい。

【００３７】

なお、本発明は上記実施の形態に限定されず、種々変更して実施することが可能である。

【００３８】

【発明の効果】

以上説明したように本発明によれば、半導体チップに光源受動素子を介して光信号伝送手段を接続し、半導体チップ内に入力する信号として光信号を用いるようにしたから、信号を高速且つ正確に伝送することが可能な半導体装置を提供することができる。

【００３９】

また、演算処理装置から半導体チップへ入力する信号を光信号として送信するようにしたから、特にクロック信号を伝送する場合等には、クロック信号の位相

ずれを回避し、高精度にクロック信号を伝送することができる。

また、実装基板に格子状に光信号伝送手段を形成したり、或いは実装基板に発光素子面を形成しこれを光信号伝送手段として用いることにより、実装基板上における半導体チップの実装位置を考慮することなく光信号伝送手段を配設することができる。

【0040】

また、このとき、前記光源受動素子を前記半導体チップの前記実装基板と対向する側に凸状に形成し、前記光源受動素子を、前記光信号伝送手段に差し込むことにより前記光源受動素子と前記光信号伝送手段とを接続するようにすれば、光源受動素子と光信号伝送手段とを容易確実に接続することができる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態による半導体装置の一部を示す断面図である。

【図2】

本発明の第2の実施の形態による半導体装置の一部を示す平面図である。

【図3】

本発明の第3の実施の形態による半導体装置を模式的に示す平面図である。

【図4】

本発明の第4の実施の形態による半導体装置を模式的に示す平面図である。

【図5】

発光素子又は光源受動素子とガラスファイバーとの接続方法を示す説明図である。

【図6】

本発明の第5の実施の形態による半導体装置を模式的に示す平面図である。

【符号の説明】

- 11 半導体チップ
- 13 モールド樹脂（半導体パッケージ）
- 15 ガラスファイバー
- 21 システム基板

23 電極パッド

25 ボンディングワイヤ

26～30 リード

36～39 配線パターン

41 システム基板

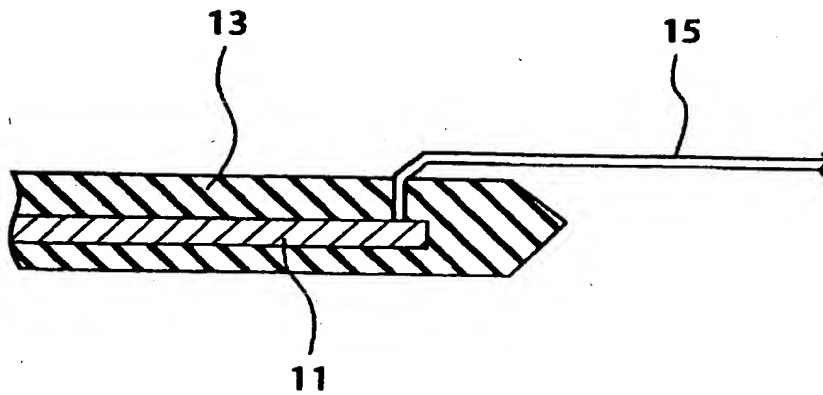
42、43 半導体チップ

45～47 ガラスファイバー

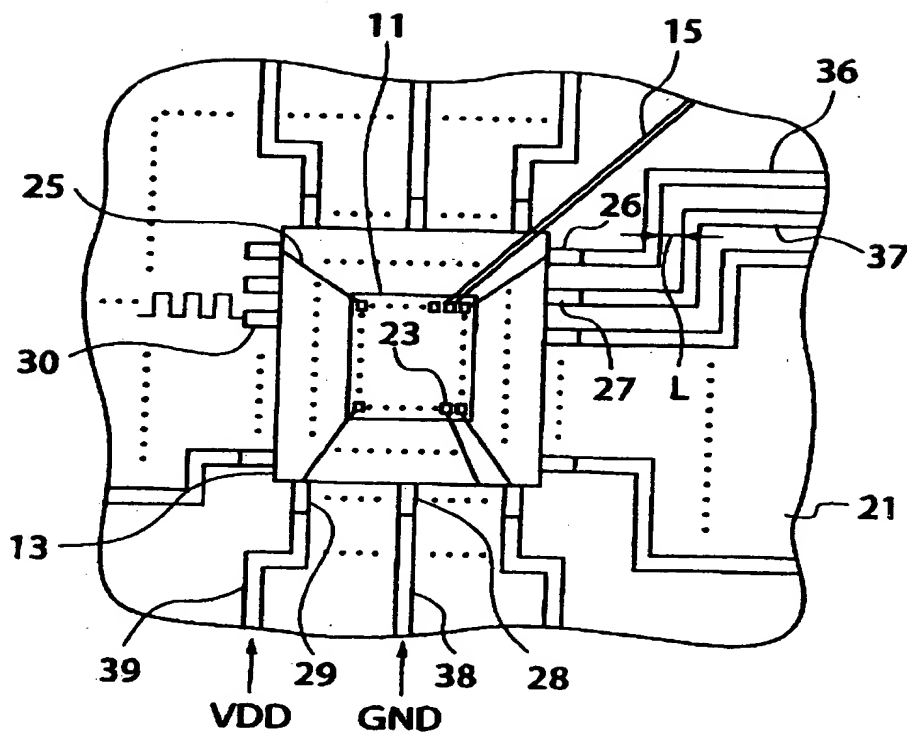
51～56 光源受動素子

【書類名】 図面

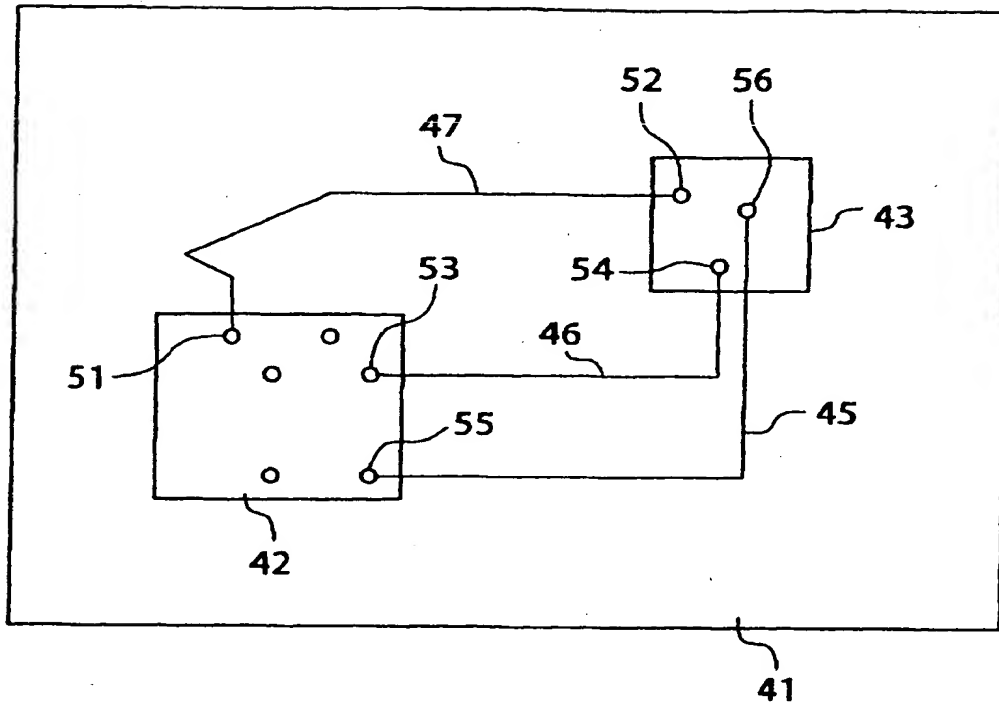
【図 1】



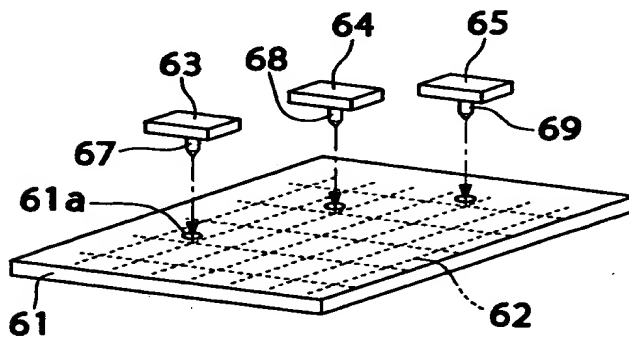
【図 2】



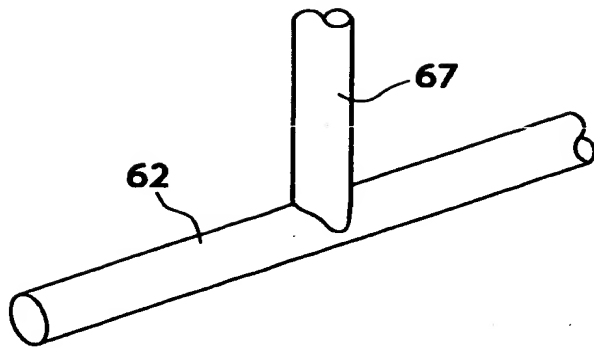
【図3】



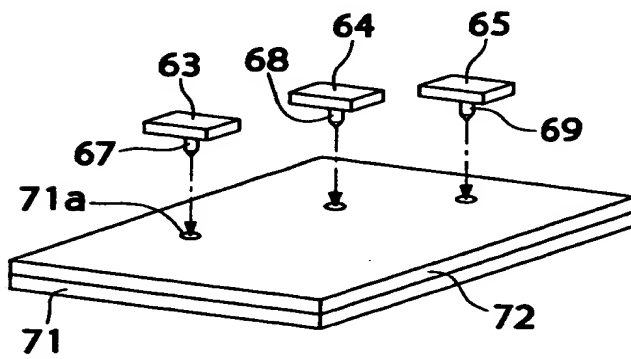
【図4】



【図5】



【図6】



【書類名】 要約書

【要約】

【課題】 信号を高速且つ正確に伝送することが可能な半導体装置を提供する。

【解決手段】 本発明に係る半導体装置は、半導体チップ 1 1 に形成された、光信号を受ける光源受動素子と、当該光源受動素子に接続され、前記半導体チップ 1 1 内に光信号を伝送するための光信号伝送手段としてのガラスファイバー 1 5 と、を具備するものである。これにより、信号を高速且つ正確に伝送することが可能となる。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願2000-243735
受付番号	50001027616
書類名	特許願
担当官	東海 明美 7069
作成日	平成12年11月 6日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000002369
【住所又は居所】	東京都新宿区西新宿2丁目4番1号
【氏名又は名称】	セイコーエプソン株式会社

【代理人】

申請人

【識別番号】	100066980
【住所又は居所】	東京都千代田区神田鍛冶町三丁目7番地 村木ビル8階
【氏名又は名称】	森 哲也

【選任した代理人】

【識別番号】	100075579
【住所又は居所】	東京都千代田区神田鍛冶町三丁目7番地 村木ビル8階
【氏名又は名称】	内藤 嘉昭

【選任した代理人】

【識別番号】	100103850
【住所又は居所】	東京都千代田区神田鍛冶町三丁目7番地 村木ビル8階
【氏名又は名称】	崔 秀▲てつ▼

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日	1990年 8月20日
[変更理由]	新規登録
住 所	東京都新宿区西新宿2丁目4番1号
氏 名	セイコーエプソン株式会社